

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 11109919
PUBLICATION DATE : 23-04-99

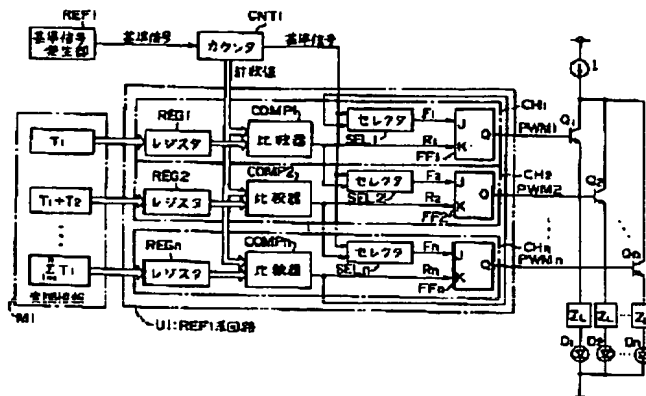
APPLICATION DATE : 30-09-97
APPLICATION NUMBER : 09266851

APPLICANT : TOYODA GOSEI CO LTD;

INVENTOR : TANABE TETSUO;

INT.CL. : G09G 3/32 H01L 33/00

TITLE : METHOD AND CIRCUIT PWM DRIVING



ABSTRACT : PROBLEM TO BE SOLVED: To reduce the burden of a common current source and to improve the driving capability.

SOLUTION: Driving control signals PWM(pulse width modulation)₁, PWM₂... PWM_n of channels CH₁, CH₂...CH_n(n: natural number above 2) are generated based on activation signals F₁, F₂, ...F_n and inactivation signals R₁, R₂...R_n in JK flip-flop FF₁, FF₂... FF_n. For channels for reference, the reference signals from the reference signal generating part REF₁ are used as the activation signals and, for other channels, the inactivation signals of the adjacent channel are used as the activation signals. Inactivation signals R₁, R₂...R_n of each channel are generated by comparing the elapsed time after the reference signal generation measured by a counter CNT₁ with the modulation information M₁ stored in the register REG₁, REG₂...REG_n by means of comparators COMP₁, COMP₂...COMP_n.

COPYRIGHT: (C)1999,JPO

【特許請求の範囲】

【請求項1】 パルス幅変調された駆動制御信号を複数チャンネル分生成し、共通の電流源から複数個の駆動対象それぞれへの駆動電流の供給期間を、各駆動対象に対応するチャンネルの駆動制御信号がアクティブに転じた時点で開始させ、インアクティブに転じた時点で終了させるPWM駆動方法において、

上記複数チャンネル分の駆動制御信号を、それらのうち第1のチャンネルに係る駆動制御信号がインアクティブに転じたことをトリガとして第2のチャンネルに係る駆動制御信号をアクティブに転じせしめる、といった連鎖的動作により生成することを特徴とするPWM駆動方法。

【請求項2】 請求項1記載のPWM駆動方法において、

上記複数チャンネル分の駆動制御信号のうち少なくとも1チャンネル分については、他のチャンネルに係る駆動制御信号がインアクティブに転じたことに代えて所定周期の基準信号をトリガとしてアクティブに転じせしめることを特徴とするPWM駆動方法。

【請求項3】 それぞれいづれかのチャンネルに対応して設けられ、原則として隣接する特定のチャンネルに係るインアクティブ化信号を対応するチャンネルに係るアクティブ化信号として選択及び出力し、例外として対応するチャンネルが基準チャンネルに設定されているときには所定周期にて発生させた基準信号をアクティブ化信号として選択及び出力する複数個のセレクトと、

それぞれいづれかのチャンネルに対応して設けられ、変調情報によって与えられるタイミングの到来を現在時刻との比較により検出し、この検出に応じて、対応するチャンネルに係るインアクティブ化信号を発生させる比較器と、

それぞれいづれかのチャンネルに対応して設けられ、対応するチャンネルに係るアクティブ化信号をトリガとしてアクティブとなり対応するチャンネルに係るインアクティブ化信号をトリガとしてインアクティブとなるよう駆動制御信号を生成及び出力する複数個のフリップフロップと、

を備えることを特徴とするPWM駆動回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、共通の電流源から駆動電流の供給を受ける複数の駆動対象を、パルス幅変調(Pulse Width Modulation: PWM)された駆動制御信号に従い駆動するPWM駆動方法及び回路に関する。

【0002】

【従来の技術】R、G、Bの各原色毎に表示素子(例えばLED)を設け、これらを選択的に発光させると共に各表示素子の発光時間を制御することにより、これらの表示素子の発光色による混色を制御でき、様々な色の光を作成することが可能になる。発光時間の制御手法とし

ては、例えば、PWM変調された駆動制御信号により各表示素子への通電時間乃至通電デューティを制御する、という方法がある。この方法を実施する際に、仮に各表示素子への通電開始タイミングをある共通のタイミングに揃えたのでは、全ての表示素子に一齐に電流が流れる期間が生じてしまいうる。全ての表示素子に対して共通の電流源からその駆動電流を供給するような回路構成下では、全ての表示素子に一齐に電流が流れる期間が生じるのでは、電流源にとって負担になり、また省電力化や電流源の小型化・低容量化に支障となる。

【0003】特開平1-200396号公報には、このような不具合を解消できる技術の一つが開示されている。この公報では、ある駆動対象回路に通電できる期間と他の駆動対象回路に通電できる期間とが重複しないように、通電可能期間を各駆動対象回路毎に設定しており、各駆動対象回路への通電期間はその駆動対象回路への通電可能期間内で可変設定する。このようにすることで、複数の駆動対象回路に同時に通電しているため共通の電源に負担がかかるような状況は、生じなくなる。また、各通電可能期間内で実際の通電期間を可変制御しているため、この公報に記載の技術をLEDによる混色発生への制御に適用すれば、原理的には、通電時間乃至通電デューティの制御による混色制御を実現できる。

【0004】

【発明が解決しようとする課題】しかしながら、実際には、LEDの混色制御等のように広い範囲でかつ精細な時間分解能で通電時間乃至通電デューティを変化させる必要がある用途には、上掲の公報に記載の技術は適していない。即ち、上掲の公報に記載の技術では予め定められている通電可能期間内で実際の通電期間を可変設定しているため、ちらつき等を発生させないレベルの表示能力を維持しながら(即ち全色の通電可能期間の合計長を十分短い期間に抑えた設定の下で)、ある色について非常に小さい即ち時間分解能に近い通電デューティ(即ち通電期間/通電可能期間)を実現しようとする、その色については1個の通電期間が非常に短くなってしまふ。極端に短い通電時間については容易には実現できないから、上掲の公報に記載の技術では、時間分解能を精細にすることが難しい。

【0005】本発明は、このような問題点を解決することを課題としてなされたものであり、共通の電流源から駆動電流の供給を受ける複数の駆動対象への通電を、PWM変調された駆動制御信号に従い、且つ、駆動対象毎に通電期間が重ならないよう制御することにより、電流源の負担を抑えつつ、LEDによる混色の発生等を従来より好適に実現することを、第1の目的とする。本発明は、更に、通電時間の開始タイミングを協調的に可変制御することにより、小さな通電デューティに制御しようとする際でも個々の通電期間の長さが従来ほどは短くならないようにすること、言い換えれば従来に比べ時間分

解能を精細にし表示能力を高め得るようにすることを、第2の目的とする。

【0006】

【課題を解決するための手段】このような目的を達成するために、本発明に係る方法は、パルス幅変調された駆動制御信号を複数チャンネル分生成し、共通の電流源から複数個の駆動対象それぞれへの駆動電流の供給期間を、各駆動対象に対応するチャンネルの駆動制御信号がアクティブに転じた時点（例えば立上り時点）で開始させ、インアクティブに転じた時点（例えば立下り時点）で終了させるPWM駆動方法において、この複数チャンネル分の駆動制御信号を、それらのうち第1のチャンネルに係る駆動制御信号がインアクティブに転じたことをトリガとして第2のチャンネルに係る駆動制御信号をアクティブに転じせしめる、といった連鎖的動作により生成することを特徴とする。

【0007】この方法においては、各駆動対象への通電が、駆動対象毎に通電期間が重ならないよう制御されているため、電流源の負担が小さい。また、PWM変調された駆動制御信号を発生させる手順として、あるチャンネルに係る駆動制御信号のインアクティブ化をトリガとして他のチャンネルに係る駆動制御信号をアクティブ化する、というように、チャンネル間でインアクティブ化タイミングとアクティブ化タイミングとをリンクさせる協調的かつ連鎖的な手順が用いられているため、小さな通電デューティに制御しようとする際でも、個々の通電期間（アクティブ化からインアクティブ化までの期間）の長さが従来ほどは短くならないようにすることができ、従って従来に比べ精細な時間分解能及び高い駆動能力（LEDの混色制御の例で言えば表示能力）が得られる。更に、第1のチャンネルに係る駆動制御信号がインアクティブに転じたことをトリガにして第2のチャンネルに係る駆動制御信号をアクティブにするため、チャンネル毎にアクティブ用、インアクティブ用各々に固別のタイミング回路を設ける必要がなく、回路を簡素化できる。

【0008】特に、上述の複数チャンネル分の駆動制御信号のうち少なくとも1チャンネル分については、他のチャンネルに係る駆動制御信号がインアクティブに転じたことに代えて、所定周期の基準信号をトリガとして、アクティブに転じせしめるようにすれば、いずれの駆動対象にも通電していないブランク期間を確保することができる。

【0009】また、本発明に係るPWM駆動回路は、それぞれいずれかのチャンネルに対応して設けられ、原則として隣接する特定のチャンネルに係るインアクティブ化信号を対応するチャンネルに係るアクティブ化信号として選択及び出力し、例外として対応するチャンネルが基準チャンネルに設定されているときには所定周期にて発生させた基準信号をアクティブ化信号として選択及び出力する複数個のセレクトと、それぞれいずれかのチャンネルに対応

して設けられ、変調情報によって与えられるタイミングの到来を現在時刻との比較により検出し、この検出に応じて、対応するチャンネルに係るインアクティブ化信号を発生させる比較器と、それぞれいずれかのチャンネルに対応して設けられ、対応するチャンネルに係るアクティブ化信号をトリガとしてアクティブとなり対応するチャンネルに係るインアクティブ化信号をトリガとしてインアクティブとなるよう駆動制御信号を生成及び出力する複数個のフリップフロップと、を備えることを特徴とする。

【0010】この回路においても、上述の本発明に係る方法と同様の作用効果が生じる。加えて、各チャンネルが互いに同様の構成を備えており、どのチャンネルを基準チャンネルとするかを使用者が設定により変更できるため、使用時の柔軟性の高い回路となる。

【0011】

【発明の実施の形態】以下、本発明の好適な実施形態に関し図面に基づき説明する。なお、以下の各実施形態では、信号の立上りをアクティブ化、立下りをインアクティブ化と呼んでいるが、逆に、立下りをアクティブ化、立上りをインアクティブ化とする回路にしてもよい。

【0012】図1に、本発明の第1実施形態に係るPWM駆動回路の構成を示す。この図に示す回路が駆動対象としているのは、 n 個（ $n: 2$ 以上の自然数）のLEDすなわち D_1, D_2, \dots, D_n である。これらのLED D_1, D_2, \dots, D_n は、それぞれ負荷 Z を介して共通の電流源 I に接続されており、おのおのこの電流源 I から駆動電流の供給を受ける。各LED D_1, D_2, \dots, D_n への駆動電流の供給を断続するための素子としては、トランジスタ Q_1, Q_2, \dots, Q_n が設けられている。本実施形態に係るPWM駆動回路は、直接には、これらのトランジスタ Q_1, Q_2, \dots, Q_n を駆動するための駆動制御信号 $PWM_1, PWM_2, \dots, PWM_n$ を発生させる回路である。

【0013】本実施形態に係るPWM駆動回路は、基準信号発生部 REF_1 、カウンタ CNT_1 及び REF_1 系回路 U_1 を有している。基準信号発生部 REF_1 は、所定の周期 T を有する基準信号を発生させ、これをカウンタ CNT_1 や REF_1 系回路 U_1 へと供給する。カウンタ CNT_1 は、この基準信号が発生してから経過時間を計数し、その結果を REF_1 系回路 U_1 に供給している。 REF_1 系回路 U_1 は、第1のチャンネル CH_1 にかかる回路、第2のチャンネル CH_2 にかかる回路、…及び第 n のチャンネル CH_n にかかる回路から構成されている。例えば第1のチャンネル CH_1 にかかる回路は、レジスタ REG_1 、比較器 $COMP_1$ 、セレクト SEL_1 及びJKフリップフロップ FF_1 から構成されている。他のチャンネルにかかる回路も、各部材の符号の添字が異なるのみで、同様の構成である。

【0014】 REF_1 系回路 U_1 を構成する要素のうち、 $REG_1, REG_2, \dots, REG_n$ は、それぞれ、対応する

変調情報 M_i を格納している。例えば、第1のチャンネル CH_1 が基準チャンネルに設定されているときには、レジスタ REG_1 には T_1 が、レジスタ REG_2 には T_1+T_2 が、…レジスタ REG_n には ΣT_i が、それぞれ書き込まれている（ただしここでの Σ は $i=1\sim n$ の総和）。ここでいう T_1, T_2, \dots, T_n は、それぞれ、駆動制御信号 $PWM_1, PWM_2, \dots, PWM_n$ がアクティブになっている期間すなわち $LEDD_1, D_2, \dots, D_n$ への通電期間をあらわしており、PWM変調に際しての変調幅である。比較器 $COMP_1, COMP_2, \dots, COMP_n$ は、レジスタ $REG_1, REG_2, \dots, REG_n$ のうち同一のチャンネルにかかるレジスタにより保持されている変調情報を、カウンタ CNT_1 によって計数された値すなわち基準信号発生からの経過時間と比較し、両者が一致した場合に、対応するチャンネルにかかるインアクティブ化信号 R_1, R_2, \dots, R_n を発生させ、JKフリップフロップ FF_1, FF_2, \dots, FF_n のうち同一のチャンネルにかかるフリップフロップのK端子に入力する。

【0015】さらに、このインアクティブ化信号 R_1, R_2, \dots, R_n は、それぞれ、セレクト $SEL_1, SEL_2, \dots, SEL_n$ のうち隣接するチャンネルにかかるセレクトにも入力される。すなわち、比較器 $COMP_1$ にて得られたインアクティブ化信号 R_n はセレクト SEL_1 に入力され、また比較器 $COMP_n$ にて得られたインアクティブ化信号 R_1 はセレクト SEL_n に入力され、というように、順次隣接するチャンネルにかかるセレクトへとインアクティブ化信号が入力される。

【0016】セレクト $SEL_1, SEL_2, \dots, SEL_n$ は、隣接するチャンネルから入力したインアクティブ化信号 R_n, R_1, \dots, R_{n-1} と、基準信号発生部 REF_1 から供給される基準信号とのうち、いずれか一方を選択し、JKフリップフロップ FF_1, FF_2, \dots, FF_n のうち同一のチャンネルに属するフリップフロップのJ端子へと、アクティブ化信号 F_1, F_2, \dots, F_n として供給する。JKフリップフロップ FF_1, FF_2, \dots, FF_n のQ端子からの出力は、そのJ端子に入力されるアクティブ化信号 F_1, F_2, \dots, F_n に応じて立ち上がり、そのK端子に入力されるインアクティブ化信号 R_1, R_2, \dots, R_n に応じて立ち下がる。

【0017】この結果、各フリップフロップのQ端子出力すなわち駆動制御信号 $PWM_1, PWM_2, \dots, PWM_n$ は、対応するアクティブ化信号が発生してから次にインアクティブ化信号が発生するまでの間アクティブレベルを保つ信号即ち変調幅 T_1, T_2, \dots, T_n によりPWM変調された信号となる。なお、セレクト $SEL_1, SEL_2, \dots, SEL_n$ のうち、基準チャンネルとすべきチャンネルに属するセレクト（以下の説明では SEL_1 とする）には基準信号を選ぶ旨を、また他のセレクトには隣接チャンネルのインアクティブ化信号を選ぶ旨を、あらかじめ設定してあるものとする。

【0018】図2に、本実施形態に係る回路の動作を、タイミングチャートによって示す。この図に示すように、本実施形態では、基準信号発生部 REF_1 にて周期 T にて基準信号を発生させている。上述のように基準信号を選ぶ旨がセレクト SEL_1 に設定されているとき、すなわち第1のチャンネル CH_1 が基準チャンネルとして使用されているときには、基準信号が発生するとこの基準信号がJKフリップフロップ FF_1 にアクティブ化信号 F_1 として入力されることになるため、JKフリップ FF_1 のQ端子出力たる駆動制御信号 PWM_1 が立ち上がる（アクティブ化する）。更に、カウンタ CNT_1 が計数している基準信号発生後経過時間が、レジスタ REG_1 上に書き込まれている変調幅 T_1 に至ると、比較器 $COMP_1$ がインアクティブ化信号 R_1 を発生させる。すると、JKフリップフロップ FF_1 のQ端子出力は立ち下がる（インアクティブ化する）。このようにして、基準信号発生から T_1 の間だけアクティブレベルを保つ駆動制御信号 PWM_1 、すなわち変調幅 T_1 にてPWM変調された駆動制御信号 PWM_1 が得られる。

【0019】更に、比較器 $COMP_1$ にて生成されたインアクティブ化信号 R_1 は、前述のごとくセレクト SEL_2 に入力されており、更にこのセレクト SEL_2 には隣接チャンネルにかかるインアクティブ化信号を選択する旨が設定されている。従って、セレクト SEL_2 は、JKフリップフロップ FF_2 にアクティブ化信号 F_2 として、インアクティブ化信号 R_1 を供給し、JKフリップフロップ FF_2 のQ出力は、駆動制御信号 PWM_1 のインアクティブ化と実質的に同時に立ち上がる。この後、カウンタ CNT_1 による計数値がレジスタ REG_2 上に書き込まれている T_1+T_2 に達すると、比較器 $COMP_2$ がインアクティブ化信号 R_2 を発生させるため、JKフリップフロップ FF_2 のQ出力はこの時点で立ち下がる。従って、JKフリップフロップ FF_2 のQ出力すなわち駆動制御信号 PWM_2 には、駆動制御信号 PWM_1 のインアクティブ化と実質的に同時にアクティブ化し、かつその後時間 T_2 が経過した時点でインアクティブ化する信号、すなわち変調幅 T_2 にてPWM変調された信号となる。

【0020】このような連鎖的かつ協調的な動作が各チャンネル毎に繰り返されていくと、いずれ、比較器 $COMP_n$ がインアクティブ化信号 R_n を発生させるタイミングに至る。このタイミングにおいては、JKフリップフロップ FF_n のQ出力たる駆動制御信号 PWM_n がインアクティブ化すると同時に、インアクティブ化信号 R_n がセレクト SEL_1 に供給される。しかしながら、セレクト SEL_1 は前述のように基準信号を選択する旨設定されているため、このインアクティブ化信号 R_n によってアクティブ化信号 F_1 が発生することはない。従って、本実施形態の場合、駆動制御信号 PWM_n がインアクティブ化してから駆動制御信号 PWM_1 がアクティブ化するまでの間にいずれの $LEDD_1, D_2, \dots, D_n$ も発光して

いないブランク期間が発生することになる。

【0021】このように、本実施形態においては、レジスタ $REG_1, REG_2, \dots, REG_n$ に設定した変調情報に従い各駆動制御信号 $PWM_1, PWM_2, \dots, PWM_n$ がアクティブな期間の長さを制御しているため、各LED D_1, D_2, \dots, D_n の発光による混色の制御を好適に実現することができる。更に、駆動制御信号 $PWM_1, PWM_2, \dots, PWM_n$ がアクティブとなっている期間が互いに重複していないため、電流源Iの負担が軽くなる。更に、あるチャンネルにかかる駆動制御信号がインアクティブ化するのと同時に隣接するチャンネルにかかる駆動制御信号をアクティブ化するという連鎖的な動作、言い換えれば複数のチャンネル相互の協調的な動作を実現しているため、各駆動制御信号がアクティブ化するタイミングを動的に可変設定することが可能になり、基準信号Tの1周期を有効に活用することが可能になる。その結果、駆動制御信号の変調幅の可変範囲が広がり、またその時間分解能も向上させることが可能になり、表示能力を向上する。加えて、いずれのチャンネルを基準チャンネルとするかはセレクト $SEL_1, SEL_2, \dots, SEL_n$ への設定により決めることができ、ハードウェア構成には依存していないため、この面でも使用性のよい回路となる。また、各チャンネル毎にアクティブ用及びインアクティブ用のタイミング回路を設ける必要がなく、簡素な構成の回路になる。

【0022】更に、上述のように、基準信号を用いているため、ブランク期間を設けることができる。このブランク期間が十分に長ければ、このブランク期間の間に同様の構成を有する他の回路を動作させることができる。そのような変形を施した回路すなわち本発明の第2実施形態に係るPWM駆動回路を、図3に示す。

【0023】この実施形態では、第1実施形態にて用いていた基準信号発生部REF₁、カウンタCNT₁及びREF₁系回路U₁とそれぞれ同様の構成を有する基準信号発生部REF₂に、カウンタCNT₂及びREF₂系回路U₂が付加されている。図中、M₂はREF₂系回路U₂に与えられる変調情報である。また、REF₁系回路U₁にて生成される駆動制御信号 $PWM_1, PWM_2, \dots, PWM_n$ と、REF₂系回路U₂にて生成される駆動制御信号 $PWM_{n+1}, PWM_{n+2}, \dots, PWM_{n+m}$ は、いずれも共通の電流源Iに接続されている $n+m$ 個の駆動対象のうち対応するものに供給される($m: 2$ 以上の自然数)。更に、基準信号発生部REF₁にて生成される基準信号と基準信号発生部REF₂にて生成される基準信号は、図4に示されるようにタイミングが相違している。図4の例では、REF₁系回路U₁において n チャンネル分の駆動制御信号が生成し終わった後基準信号発生部REF₁から次の基準信号が出力されるまでの間に、REF₂系回路U₂が m チャンネル分の駆動制御信号を発生させている。このように、ブランク期間を利用することで、複数

系統の回路を並列的に動作させることが可能になる。

【0024】なお、以上の説明では、変調幅 T_1, T_2, \dots, T_n を基準チャンネルを起点として加算した値である変調情報(例えばCH₁を起点として加算した変調情報 $T_1, T_1+T_2, \dots, \Sigma T_i$ (但しここでの Σ は $i=1 \sim n$ の総和))を予め準備しておき、各チャンネルのレジスタ $REG_1, REG_2, \dots, REG_n$ に書き込むようにしている。本発明は、このような構成に限られるものではなく、例えば、基準チャンネルを指定して変調幅 T_1, T_2, \dots, T_n を与えると上述の如き変調情報を発生させる加算器群等を備える構成としてもよい。

【0025】また、例えば第1実施形態では、全チャンネルの合計変調幅 ΣT_i が基準信号の周期Tより短い場合、いずれのチャンネルもアクティブとなっていないブランク期間が生じている。しかしながら、本発明の実施に際してこのようなブランク期間が発生させることは、必要ではない。例えば、変調情報の設定次第ではこの種のブランク期間をなくすこともできる。また、図2の例で言えば、チャンネルCH_nのインアクティブ化がチャンネルCH₁のアクティブ化より後となるような動作タイミングにしてもよい。但し、そのようにした場合、複数のチャンネルに係る複数の駆動対象に同時に駆動電流が供給される期間が発生するため、電流源Iの負担を減らし省電力化するという効果はやや薄れる。

【0026】また、上述の各実施形態では、複数のチャンネルのうちいずれかを予め指定しておき、基準信号発生部REF₁(及びREF₂)にて生成した基準信号にて、REF₁系回路U₁(及びREF₂系回路U₂)の動作タイミングを規定していたが、本発明はこのような構成には限定されない。例えば、図1及び図2に示した実施形態を変形し、インアクティブ化信号 R_n をアクティブ化信号 F_1 として用いるようにすれば、基準信号発生部REF₁なしでREF₁系回路U₁を自走させることができ、従って基準信号発生部REF₁、カウンタCNT₁及びセレクト $SEL_1, SEL_2, \dots, SEL_n$ を廃止できる。但し、この構成を採用したときには、インアクティブ化信号 R_1, R_2, \dots, R_n を生成させる手段及び手順にも若干の変形を施す必要がある。例えば、カウンタCNT₁に代えて各チャンネル毎にカウンタを設けまた変調情報として変調幅 T_1, T_2, \dots, T_n を与えるようにする。チャンネルCH₁に設けたカウンタによる計数動作は、インアクティブ化信号 R_{i-1} にて開始させ、このカウンタの計数値を比較器COMP₁にて変調幅 T_i と比較することにより、インアクティブ化信号 R_i を生成する。なお、変調幅 T_i をかえると合計変調幅 ΣT_i もかわるため、全チャンネルをひと通り通電させるために必要な時間も変化してしまう。

【0027】そして、本発明の適用対象はLEDによる混色発生を制御する回路に限定されるものではなく、複数の表示ドットの時分割制御を始め、通電タイミングよ

りは通電期間が問題となるような用途乃至電流源の能力が制約となるような用途には、本発明を好適に適用できる。そのような用途としては、他に、デジタルメータ、ディスプレイ、モータ、ヒータ等がある。

【0028】

【発明の効果】以上説明したように、本発明によれば、各駆動対象への通電を、駆動対象毎に通電期間が重ならないよう制御しているため、電流源の負担を抑えることができる。また、あるチャンネルに係る駆動制御信号のインアクティブ化をトリガとして他のチャンネルに係る駆動制御信号をアクティブ化するという協調的且つ連鎖的な手順を用いて、PWM変調された駆動制御信号を発生させているため、従来に比べ精細な時間分解能及び高い駆動能力を実現できる。特に、少なくとも1チャンネル分については基準信号をトリガとしてアクティブ化するようにすれば、いずれの駆動対象にも通電されていないブランク期間を確保することができる。更に、対応するチャンネルが基準チャンネルに設定されているときには所定周期にて発生させた基準信号をアクティブ化信号として選択及び出力するセレクタを各チャンネルに設けることにより、各チャンネルの回路の対称性を確保でき、どのチャンネルを基準チャンネルとするかを使用者が設定により変更することが可能になる。加えて、第1のチャンネルに係る駆動制御信号がインアクティブに転じたことをトリガにして第2のチャンネルに係る駆動制御信号をアクティブにす

るため、チャンネル毎にアクティブ用、インアクティブ用各々に個別のタイミング回路を設ける必要がなく、回路を簡素化できる。

【図面の簡単な説明】

【図1】 本発明の第1実施形態に係るPWM駆動回路の構成を示す回路図である。

【図2】 この実施形態の動作を示すタイミングチャートである。

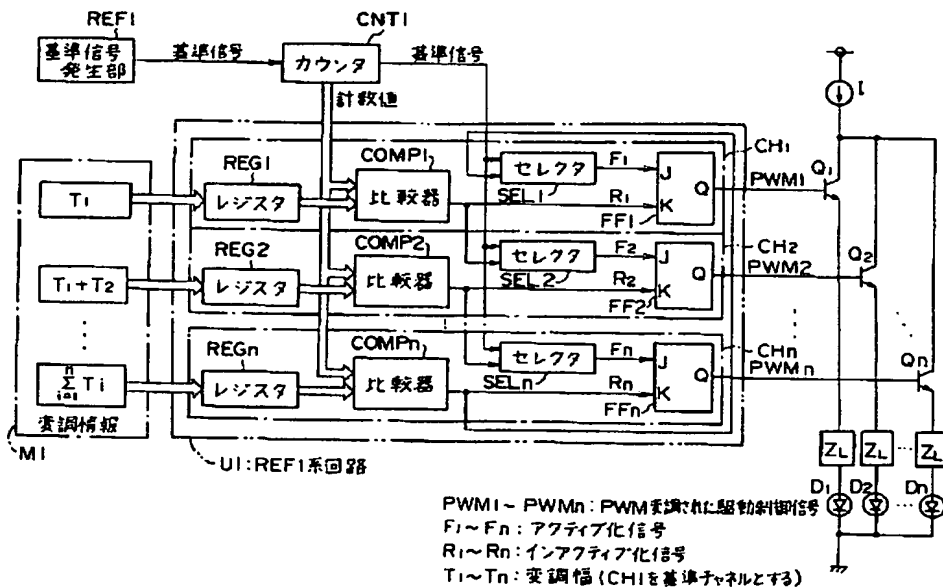
【図3】 本発明の第2実施形態に係るPWM駆動回路の構成を示す回路図である。

【図4】 この実施形態の動作を示すタイミングチャートである。

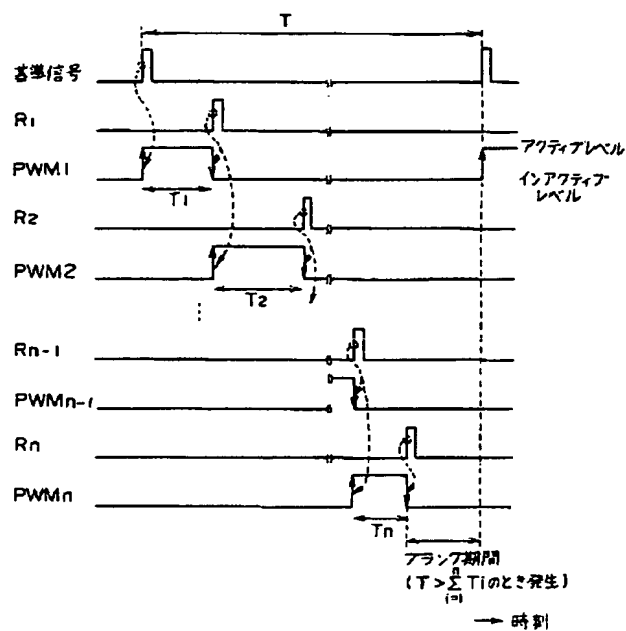
【符号の説明】

D_1, D_2, \dots, D_n LED (駆動対象)、 I 共通の電流源、 Q_1, Q_2, \dots, Q_n トランジスタ、 REF_1, REF_2 基準信号発生部、 CNT_1, CNT_2 カウンタ、 U_1, U_2 REF_1 又は REF_2 系回路、 CH_1, CH_2, \dots, CH_n チャンネル、 $REG_1, REG_2, \dots, REG_n$ レジスタ、 $COMP_1, COMP_2, \dots, COMP_n$ 比較器、 $SEL_1, SEL_2, \dots, SEL_n$ セレクタ、 FF_1, FF_2, \dots, FF_n JKフリップフロップ、 M_1, M_2 変調情報、 F_1, F_2, \dots, F_n アクティブ化信号、 R_1, R_2, \dots, R_n インアクティブ化信号、 T_1, T_2, \dots, T_n 変調幅、 $PWM_1, PWM_2, \dots, PWM_n$ 駆動制御信号。

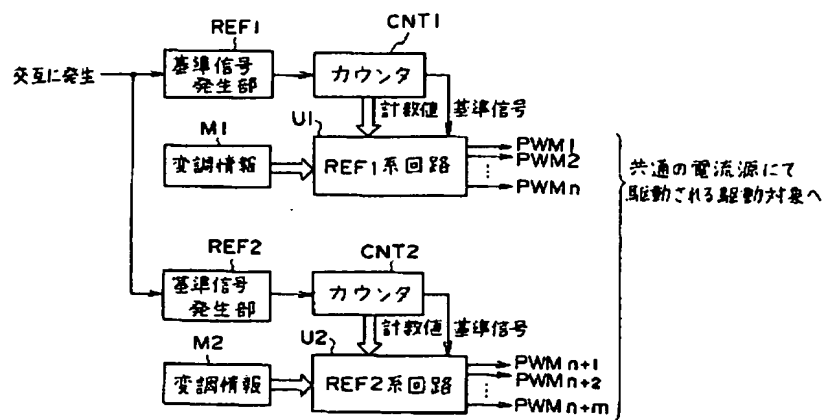
【図1】



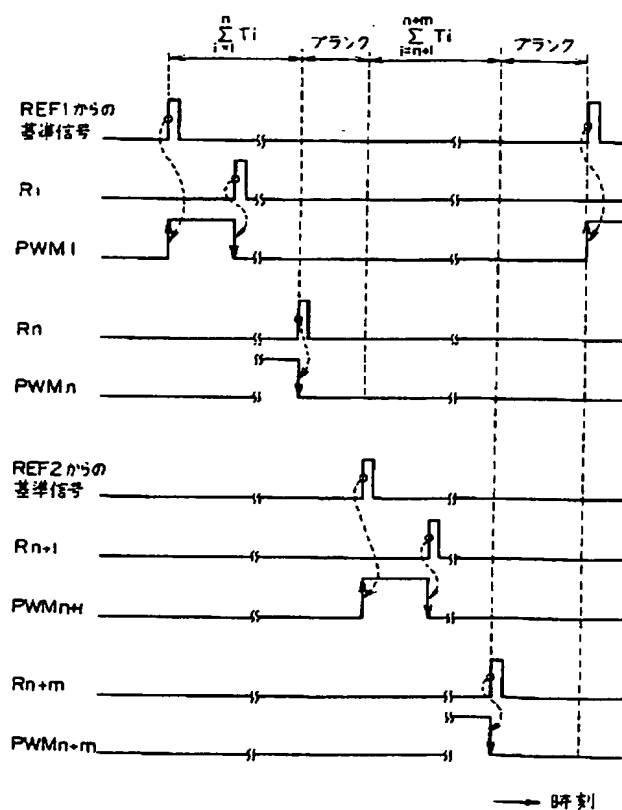
【図2】



【図3】



【図4】



フロントページの続き

(72)発明者 喜多 靖
愛知県豊田市トヨタ町1番地 トヨタ自動車株式会社内

(72)発明者 田部 哲夫
愛知県西春日井郡春日町大字落合字長畑1番地 豊田合成株式会社内